



(12)发明专利

(10)授权公告号 CN 109763099 B

(45)授权公告日 2020.08.28

(21)申请号 201910049361.8 *G23C 14/35*(2006.01)

(22)申请日 2019.01.18 *G23C 14/58*(2006.01)

(65)同一申请的已公布的文献号 *G23C 16/40*(2006.01)

申请公布号 CN 109763099 A *G23C 16/50*(2006.01)

G23C 28/04(2006.01)

(43)申请公布日 2019.05.17 审查员 李芮麟

(73)专利权人 华南理工大学
地址 510640 广东省广州市天河区五山路
381号

(72)发明人 陈荣盛 钟伟 邓孙斌 李国元
吴朝晖 李斌

(74)专利代理机构 广州嘉权专利商标事务所有
限公司 44205
代理人 胡辉

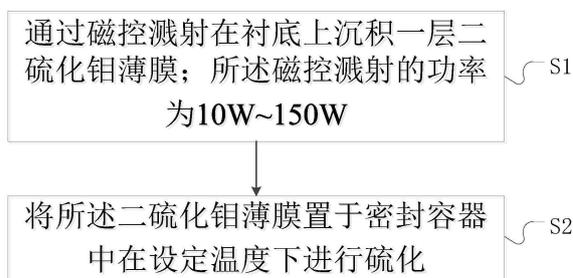
(51)Int.Cl.
G23C 14/06(2006.01)

权利要求书1页 说明书4页 附图5页

(54)发明名称
一种二硫化钼薄膜的制备方法

(57)摘要

本发明公开了一种二硫化钼薄膜的制备方法,包括以下步骤:通过磁控溅射在衬底上沉积一层二硫化钼薄膜;所述磁控溅射的功率为10W~150W;将所述二硫化钼薄膜置于密封容器中在设定温度下进行硫化;所述设定温度为600℃。本发明在前期通过在薄膜沉积过程中,调节靶材的功率来有效实现薄膜沉积过程中的无序控制,降低预制薄膜的无序度,减少预制薄膜缺陷,然后将溅射在衬底上的二硫化钼薄膜放入密闭容器中在设定温度下进行硫化,以减少预制薄膜的硫空位,提高二硫化钼薄膜的结晶质量,本发明可以制备层数均匀的高质量二硫化钼薄膜。本发明可以广泛应用于薄膜材料技术领域。



1. 一种二硫化钼薄膜的制备方法,其特征在于:包括以下步骤:
通过磁控溅射在衬底上沉积一层二硫化钼薄膜;所述磁控溅射的功率为10W~150W,所述功率密度为 $0.5\text{W}/\text{cm}^2\sim 7.4\text{W}/\text{cm}^2$;
将所述二硫化钼薄膜置于密封容器中在设定温度下进行硫化。
2. 根据权利要求1所述的一种二硫化钼薄膜的制备方法,其特征在于:所述磁控溅射的功率为120W。
3. 根据权利要求1所述的一种二硫化钼薄膜的制备方法,其特征在于:磁控溅射时的工作气压为3mTorr~12mTorr。
4. 根据权利要求1所述的一种二硫化钼薄膜的制备方法,其特征在于:所述设定温度为 $100^\circ\text{C}\sim 900^\circ\text{C}$ 。
5. 根据权利要求4所述的一种二硫化钼薄膜的制备方法,其特征在于:所述设定温度为 600°C 。
6. 根据权利要求1所述的一种二硫化钼薄膜的制备方法,其特征在于:所述衬底为设有缓冲层的硅片、玻璃或者柔性材料。
7. 根据权利要求6所述的一种二硫化钼薄膜的制备方法,其特征在于:所述缓冲层为与二硫化钼的晶格大小匹配的氧化物或者氮化物构成的缓冲层。
8. 根据权利要求7所述的一种二硫化钼薄膜的制备方法,其特征在于:所述与二硫化钼的晶格大小匹配的氧化物为二氧化硅,所述与二硫化钼的晶格大小匹配的氮化物为氮化硅。
9. 根据权利要求1所述的一种二硫化钼薄膜的制备方法,其特征在于:沉积二硫化钼薄膜时,衬底的温度为 $23^\circ\text{C}\sim 600^\circ\text{C}$ 。

一种二硫化钼薄膜的制备方法

技术领域

[0001] 本发明涉及薄膜材料技术领域,尤其是一种二硫化钼薄膜的制备方法。

背景技术

[0002] 二硫化钼是由一层钼原子和两层硫原子构成的二维纳米材料,具有类似于石墨烯的二维层状结构,各个层相互堆叠形成块状。每个二维晶体层厚度约为0.68nm,这些层是由弱的范德瓦耳兹力结合在一起。二硫化钼是一类属于过渡金属硫族化合物的独特层状材料,其带隙随层数的改变而从间接带隙半导体变为直接带隙半导体。块状晶体MoS₂的带隙为1.2eV,其电子跃迁方式间接跃迁;当厚度为单层时,MoS₂的带隙可以达到1.8eV,且其电子跃迁方式转变为直接跃迁。因此,MoS₂薄膜独特的结构和优异的物理性能以及可调节的能带隙使其在电子器件领域比石墨烯更具有应用潜力,它将是一种在电学、光学、半导体领域具有十分重要应用前景的二维纳米材料。凭借其纳米尺寸的层状结构,使得制造更小规格、更高能效半导体芯片成为可能,使其在纳米电子元器件领域被广泛应用。但尽管MoS₂薄膜具有优异的物理特性,在电学、热学、光学和力学等方面的特性及其在半导体电子元器件领域具有很大的应用潜力,但是要打开MoS₂应用领域的这扇大门,还需要寻找更好的制备大面积高质量MoS₂薄膜的方法,弥补一直以来MoS₂薄膜在工艺制备方法上的不足,实现MoS₂材料制备的革命性发展,这样MoS₂薄膜材料在工业中的广泛使用将指日可待。

[0003] 二硫化钼薄膜的制备分为物理方法和化学方法,如:机械剥离,外延生长,化学气相沉积、化学剥离、化学合成等。目前最常见的是化学气相沉积法(CVD),但是化学气相沉积法在大面积制备二硫化钼薄膜时,对于薄膜厚度,纯度和薄膜均匀性的控制尚有待进一步加强。在另一方面,物理气相沉积法(PVD)尤其是磁控溅射法由于成本低,易于控制已经广泛用于大规模商业制造。但是现有工艺中较少用磁控溅射来生长大面积的MoS₂薄膜,主要障碍在于薄膜沉积过程中无序控制的困难,以及制备的薄膜硫空位较多,导致薄膜的性能差。

发明内容

[0004] 为解决上述技术问题,本发明的目的在于:提供一种二硫化钼薄膜的制备方法,以制备出层数均匀的高质量二硫化钼薄膜。

[0005] 本发明所采取的技术方案是:

[0006] 一种二硫化钼薄膜的制备方法,包括以下步骤:

[0007] 通过磁控溅射在衬底上沉积一层二硫化钼薄膜;所述磁控溅射的功率为10W~150W;

[0008] 将所述二硫化钼薄膜置于密封容器中在设定温度下进行硫化。

[0009] 进一步,磁控溅射时的工作气压为3mTorr~12mTorr。

[0010] 进一步,所述磁控溅射的功率为120W,所述溅射气压为3mTorr。

[0011] 进一步,所述设定温度为100℃~900℃。

- [0012] 进一步,所述设定温度为600℃。
- [0013] 进一步,所述衬底为设有缓冲层的硅片、玻璃或者柔性材料。
- [0014] 进一步,所述缓冲层为与二硫化钼的晶格大小匹配的氧化物或者氮化物构成的缓冲层。
- [0015] 进一步,所述与硫化钼的晶格大小匹配的氧化物为二氧化硅,所述与硫化钼的晶格大小匹配的氮化物为氮化硅。
- [0016] 进一步,沉积二硫化钼薄膜时,衬底的温度为23℃~600℃。
- [0017] 本发明的有益效果是:本发明在前期通过在薄膜沉积过程中,调节靶材的功率来有效实现薄膜沉积过程中的无序控制,降低预制薄膜的无序度,减少预制薄膜缺陷,然后将溅射在衬底上的二硫化钼薄膜放入密闭容器中在设定温度下进行硫化,以减少预制薄膜的硫空位,提高二硫化钼薄膜的结晶质量,本发明可以制备层数均匀的高质量二硫化钼薄膜。

附图说明

- [0018] 图1为本发明一种具体实施例的二硫化钼薄膜的制备方法的流程图;
- [0019] 图2为本发明一种具体实施例中在衬底上沉积二硫化钼后产物的截面示意图;
- [0020] 图3为本发明一种具体实施例中在衬底上利用磁控溅射沉积二硫化钼预制薄膜的示意图;
- [0021] 图4为本发明一种具体实施例中利用不同溅射功率制备的二硫化钼薄膜的Raman光谱;
- [0022] 图5为本发明一种具体实施例中利用不同溅射功率在SiO₂/Si衬底上制备的二硫化钼薄膜的X射线衍射图谱;
- [0023] 图6为本发明一种具体实施例中利用120W溅射功率在SiO₂/Si衬底上制备的二硫化钼薄膜的高分辨透射电子显微镜图像;
- [0024] 图7为本发明一种具体实施例中利用120W溅射功率在SiO₂/Si衬底上制备的二硫化钼薄膜的高分辨透射电镜电子衍射图谱。

具体实施方式

- [0025] 下面结合说明书附图和具体的实施例对本发明进行进一步的说明。
- [0026] 参照图1,本实施例公开了一种二硫化钼薄膜的制备方法,其包括以下步骤:
- [0027] S1、通过磁控溅射在衬底上沉积一层二硫化钼薄膜。
- [0028] 如图2所示,经过步骤S1后得到的产物的截面示意图,其中,衬底101是硅片,在硅片上方形成缓冲层102,所述缓冲层102为二氧化硅,所述缓冲层102通过等离子体增强化学沉积的方法形成。如图3所示,在缓冲层102上方,使用射频电源111磁控溅射二硫化钼靶材112,沉积二硫化钼预制薄膜103,在本实施例中,所选用的二硫化钼靶材112的纯度为99.99%。
- [0029] 在另一些实施例中,所述衬底可以为设有缓冲层玻璃或者柔性材料,所述柔性包括塑料等。
- [0030] 如图3所示,磁控溅射时,覆盖有材质为二氧化硅的缓冲层102的衬底101被固定在托盘114上,并随着托盘114自转,以使沉积的二硫化钼薄膜厚度均匀。在反应腔室113通入

氩气,流量为20sccm,工作气压为3mTorr。当然,在其他实施例中,工作气压也可以在3mTorr~12mTorr之间。射频电源111加载在二硫化钼靶材112上的功率为10W~150W,对应功率密度约为 $0.5\text{W}/\text{cm}^2\sim 7.4\text{W}/\text{cm}^2$ 。在衬底上溅射15nm厚的二硫化钼薄膜,溅射完成后执行步骤S2。

[0031] 在另一些实施例中,所述缓冲层也可以采用如氮化硅等与二硫化钼的晶格大小匹配的氮化物实现。

[0032] S2、将所述二硫化钼薄膜置于密封容器中在设定温度下进行硫化。在本实施例中,将二硫化钼预制薄膜放在密封容器中,在 600°C 下进行后退火60分钟。当然,硫化过程中衬底的温度不能超过硫化温度,只要低于本实施例中的 600°C 即可。因此,衬底的温度也可以在 $23^\circ\text{C}\sim 600^\circ\text{C}$ 的范围内。在其他实施例中,所述设定温度的范围可以在 $100^\circ\text{C}\sim 900^\circ\text{C}$ 之间调整。

[0033] 本步骤中的硫化过程是使用炉管、快速热退火设备、烘箱或它们的组合来实现,退火在高温硫化的硫蒸汽中进行。

[0034] 在本实施例中,对通过图1中方法所制备的四种产物进行测试,其中,四种产物分别在磁控溅射的功率为10W、80W、120W和150W时生成。

[0035] 图4所示为利用不同溅射功率制备的二硫化钼薄膜的Raman光谱,所有的样品均出现了二硫化钼的两个拉曼特征峰: E_{12g} 峰($\sim 380\text{cm}^{-1}$)和 A_{1g} 峰($\sim 404\text{cm}^{-1}$),分别对应于 E_{12g} 和 A_{1g} 的两种振动模式,其中 E_{12g} 模式是Mo-S键沿层方向的相对振动模式,而 A_{1g} 模式是Mo-S键沿垂直于层间方向的相对振动模式,如图4所示。随着磁控溅射功率从10W持续增加到150W, A_{1g} 峰和 E_{12g} 峰之间的位移差 Δk 保持在 24cm^{-1} 左右。这意味着在不同磁控溅射功率下所制备的薄膜都是多层的 MoS_2 ,区别于单层的 MoS_2 ($\Delta k=18-19\text{cm}^{-1}$)和 MoS_2 块体($\Delta k=26\text{cm}^{-1}$)。薄膜质量的一个指标是观察到的振动模式的半高宽(FWHM)。一般来说,较高的FMHM值意味着更高的无序度。从图4可以看出,不同磁控溅射功率制备的 MoS_2 薄膜的振动模式的半高宽FWHM值: $10\text{W}>150\text{W}>80\text{W}>120\text{W}$,磁控溅射功率为120W的 MoS_2 薄膜具有最低的FMHM值,这意味着它具有最小的无序度。

[0036] 图5所示为利用不同溅射功率在 SiO_2/Si 衬底上制备的二硫化钼薄膜的X射线衍射图谱。所有样品均于衍射角 14.0° 附近出现衍射峰,对应于 MoS_2 的002晶面;由图5可以看到,当射频电源的功率为120W时, MoS_2 薄膜的结晶质量最高。

[0037] 图6和图7所示的高分辨率透射电子显微镜图像和电子衍射图谱进一步表明当射频电源的功率为120W时所制备的二硫化钼薄膜层数均匀且质量很高。从给出的高分辨率透射电子显微镜图像,该图为横截面图,从中可以看出在 SiO_2/Si 衬底上有大约20层 MoS_2 薄膜, MoS_2 薄膜的层间距为 0.68nm ,其与前人的研究结果一致。此外,还证实沉积的 MoS_2 薄膜为多层平行堆叠,这与从上面的拉曼光谱中提取的结果一致。据此,本实施例将充分验证利用磁控溅射法制备层数均匀且高质量的二硫化钼薄膜的可行性。

[0038] 综上所述,上述实施例具备以下优点:

[0039] 1、成功制备出了层数均匀、面积较大的多层二硫化钼单晶。

[0040] 2、本发明的重点还是在制备二硫化钼薄膜方面,通过两步法,使得在二氧化硅/硅衬底上制备的二硫化钼薄膜的层数的均匀性增强并提高二硫化钼薄膜质量,利用磁控溅射加高温硫化的方法制备出均匀性好的大面积高质量二硫化钼薄膜。

[0041] 3、此工艺相比现有的工艺,提供了新的思路和选择,制备过程简单,并且通过控制射频电源的溅射功率有效控制制备二硫化钼单晶层数及无序度,工艺参数可精确控制,制备出的二硫化钼薄膜质量高,层数均匀,适合重复制备及研究。

[0042] 4、本发明源材料安全环保,不会产生有毒或者对环境有害的物质。

[0043] 对于上述方法实施例中的步骤编号,其仅为了便于阐述说明而设置,对步骤之间的顺序不做任何限定,实施例中的各步骤的执行顺序均可根据本领域技术人员的理解来进行适应性调整。

[0044] 以上是对本发明的较佳实施进行了具体说明,但本发明并不限于所述实施例,熟悉本领域的技术人员在不违背本发明精神的前提下还可做作出种种的等同变形或替换,这些等同的变形或替换均包含在本申请权利要求所限定的范围内。

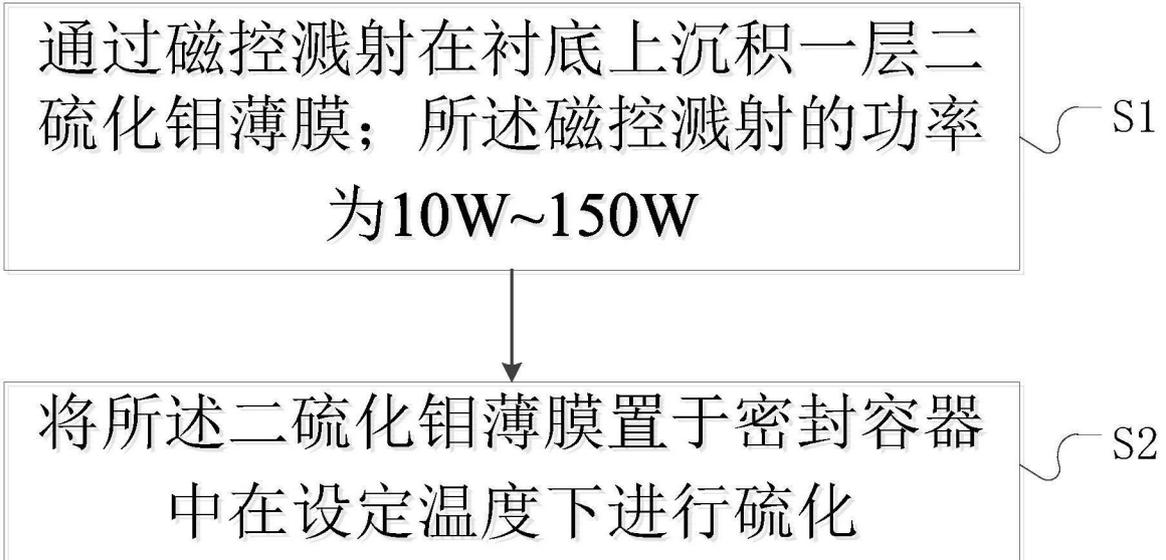


图1

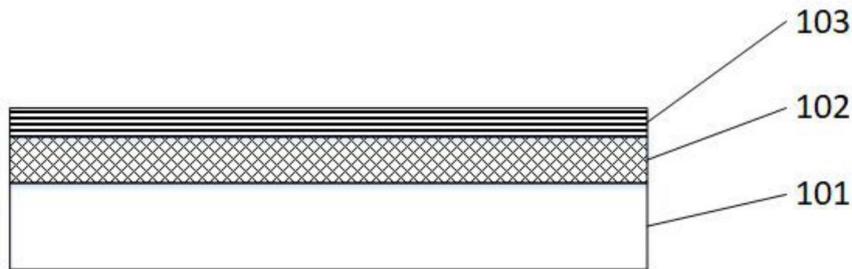


图2

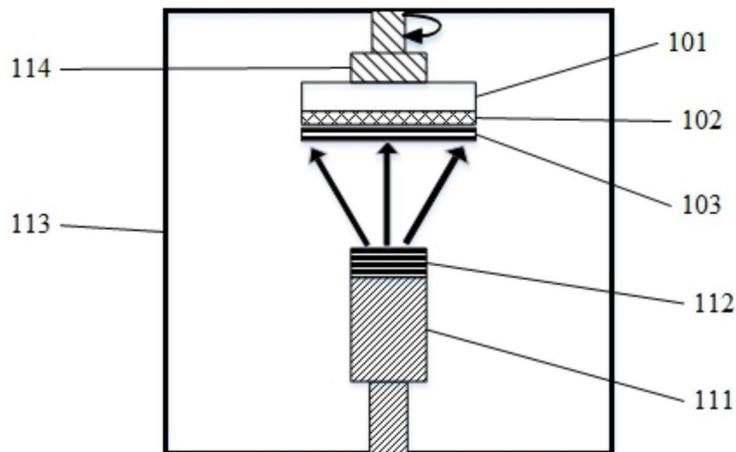


图3

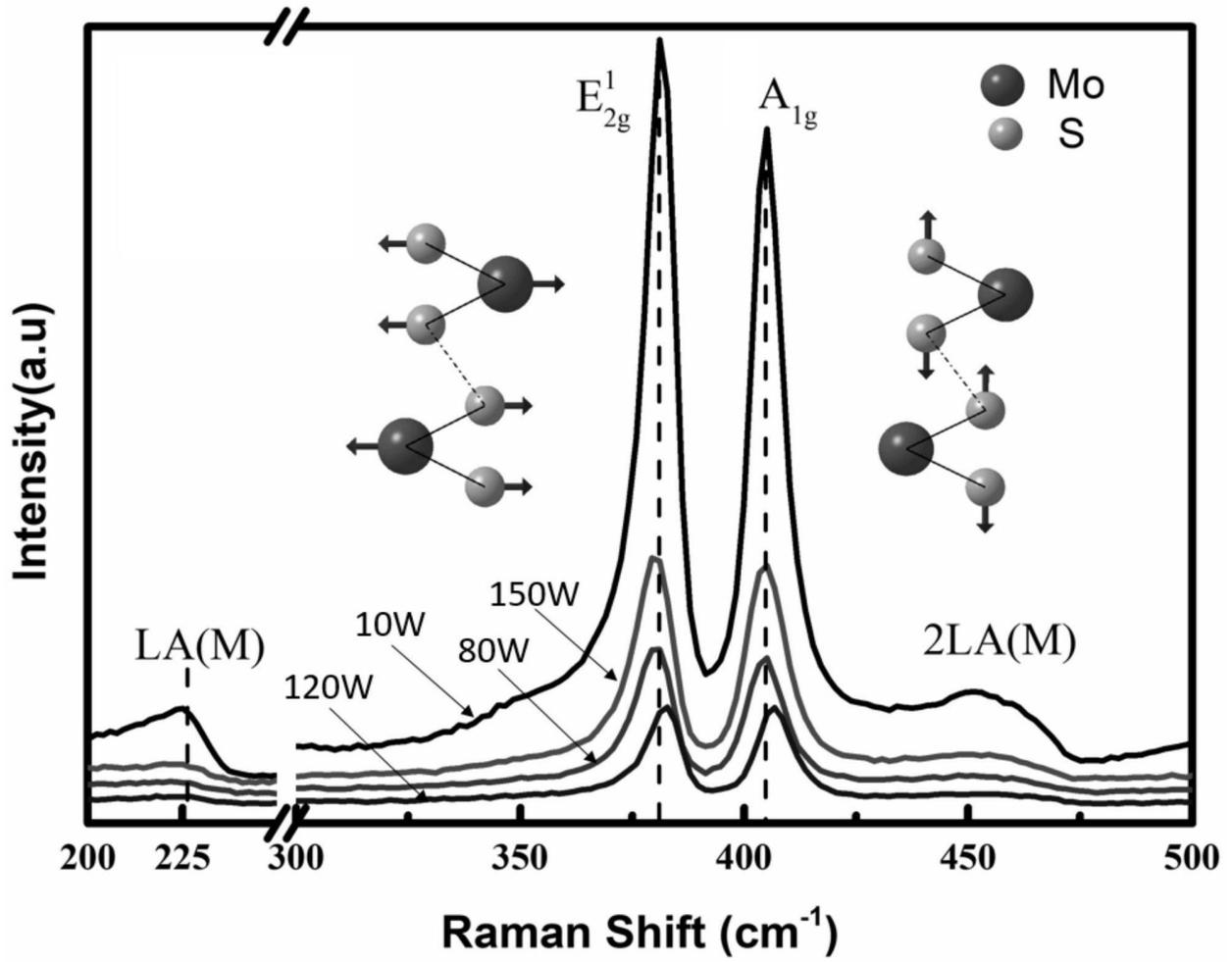


图4

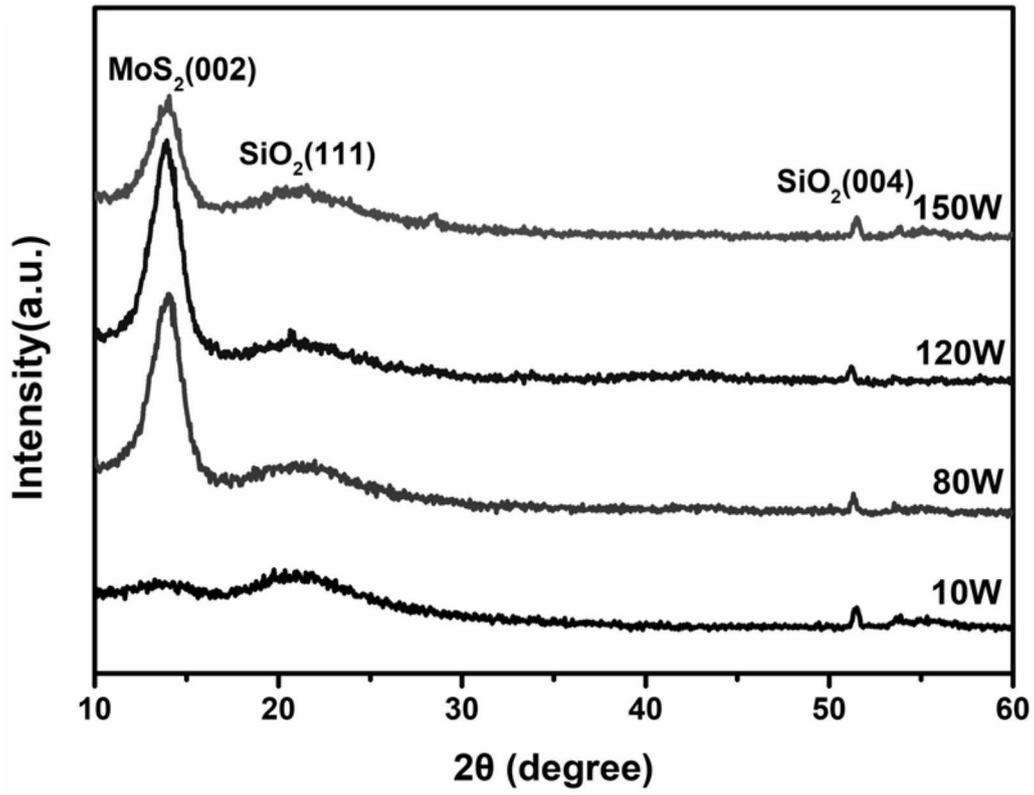


图5

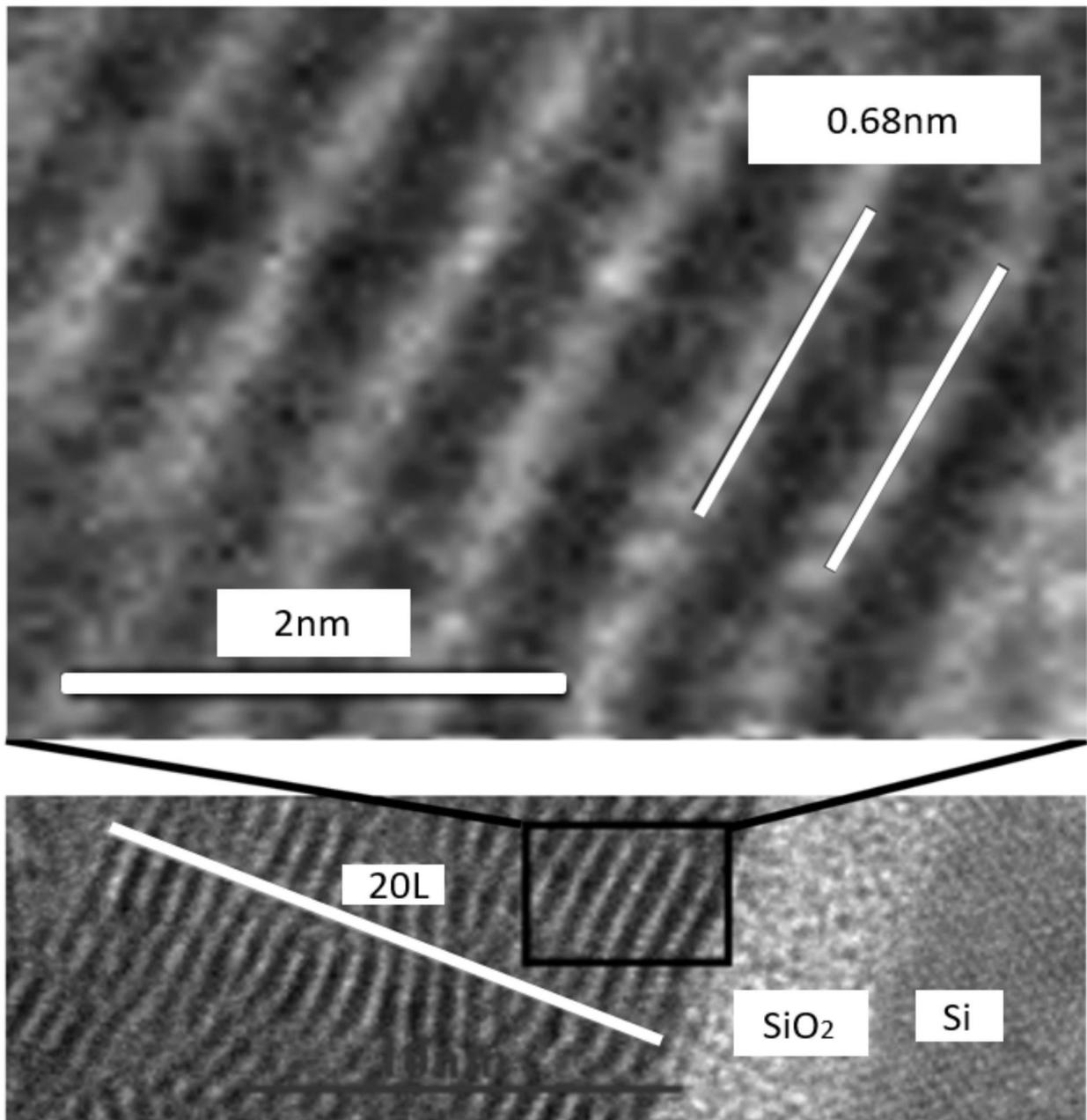


图6

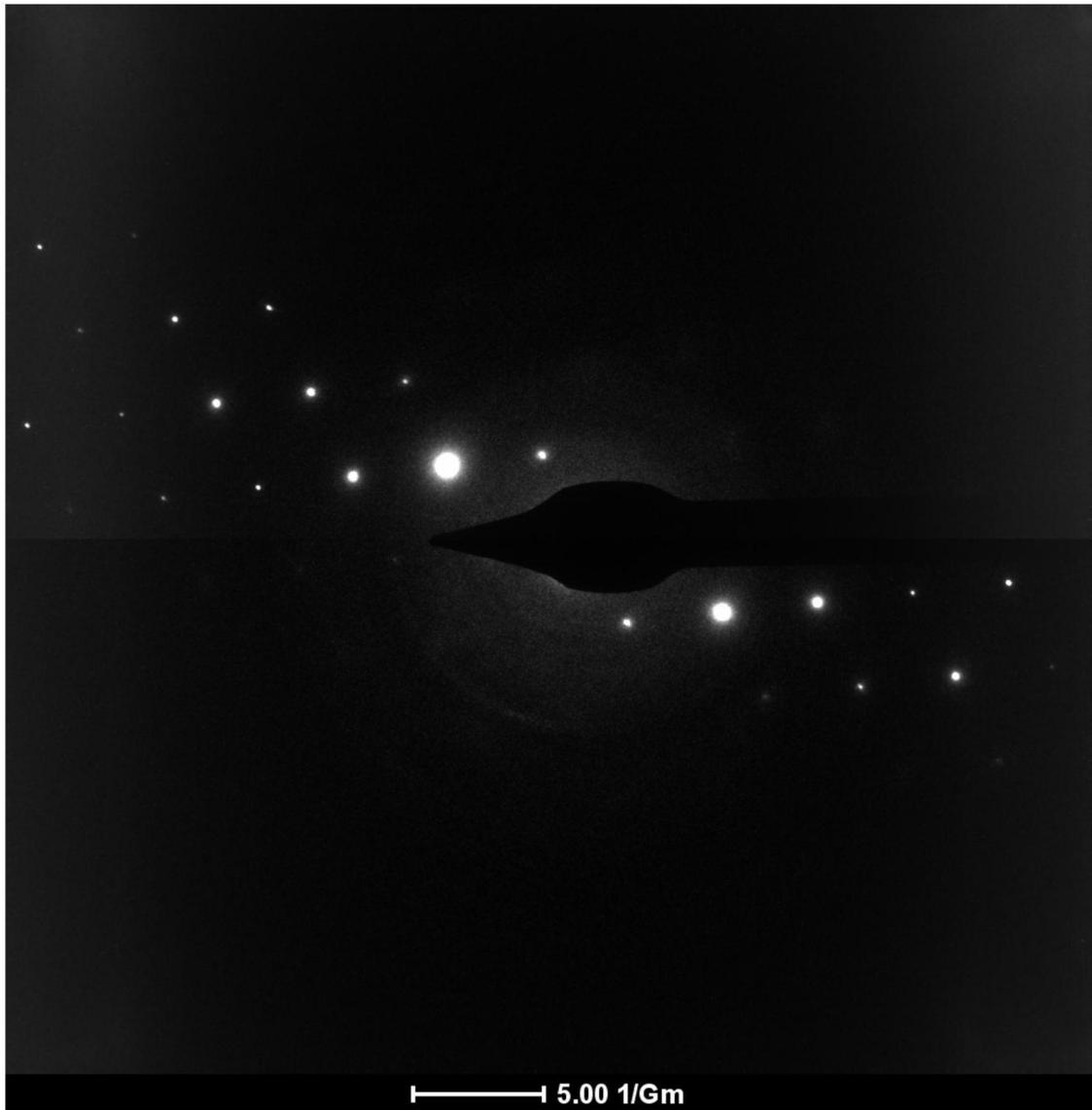


图7